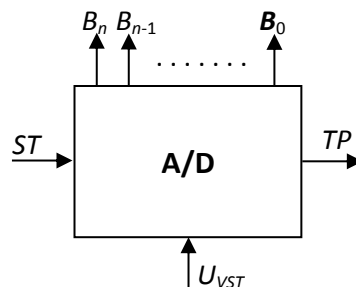


2.3. Vlastnosti A/D prevodníkov

A/D prevodníky zabezpečujú prevod vstupného analógového signálu na výstupný číslicový signál. Vstupným signálom je najčastejšie napätie (U_{VST}), výstupom potom údajové slovo so stanoveným počtom bitov B_n až B_0 , Obr. 7. Prevod spojitého analógového signálu na diskretný číslicový tvar sa vo väčšine prevodníkov prevádza v dvoch krokoch. Analógový signál sa najprv periodicky **vzorkuje**, tzn. získava sa sled úzkych impulzov, ktorých amplitúdy zodpovedajú analógovému signálu v príslušných časových okamžikoch. V druhom kroku sú amplitúdy jednotlivých signálov prevedené tzv. **kvantovaním** na číslicový tvar. Kvantizácia priradzuje jednotlivým vzorkám diskretnú hodnotu (výstupné údajové slovo). Štart prevodu je obvykle riadený vonkajším signálom ST a má ešte výstup TP predstavujúci dobu prevodu.



Obr. 7 Bloková schéma A/D prevodníka

Presnosť prevodu nie je teoreticky obmedzená, ale musíme dodržať nasledujúce zásady:

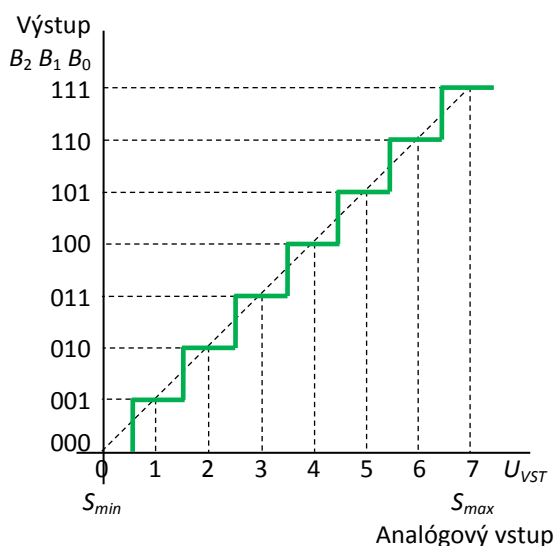
- vzorkovanie analógového signálu je robené aspoň s dvojnásobnou opakovacou frekvenciou f_{vzk} ako je najvyššia harmonická zložka f_{max} snímaného analógového napätia (Nyquistov teorém), $f_{vzk} = 2f_{max}$; V praxi 3 až 4 násobná.
- vzorkovacie impulzy sú dostatočne úzke,
- kvantovanie vzorkovacích impulzov je dostatočne „jemné“, tzn. číslo vyjadrujúce amplitúdu má dostatočný počet rádov, teda výstupné údajové slovo má dostatočný počet bitov.

Uvedené procesy majú svoje technické možnosti. Rýchlosť zmeny analógového signálu, ktorú je možné zachytiť a digitalizovať, má svoje medze v rýchlosti a rozlišovacej schopnosti kvantovacieho obvodu A/D prevodníka.

Rýchlosť vzorkovania vstupného signálu patrí medzi najvýznamnejšie parametre A/D prevodníka, udáva v **SpS** (samples per second; vzoriek za sekundu). Musí byť dostatočne vysoká vzhľadom k najvyššej frekvenčnej zložke vstupného analógového napätia – ako už bolo uvedené, je nutné preniesť viac ako dva body amplitúdy najvyššej frekvenčnej zložky sledovaného signálu (pozri poznámku v závere). Ak nás naopak niektorá vyššia harmonická zložka nezaujíma alebo spôsobuje chybu v následnom spracovaní údajov (napr. šumový signál), možno ju odstrániť vhodnou dolnou priepusťou.

Rýchlosť prevodu je v A/D prevodníkoch obvykle zhodná s rýchlosťou vzorkovania, resp. naopak, rýchlosť vzorkovania vyplýva z najkratšej možnej doby prevodu. **Doba prevodu TP** môže byť určená ako doba, ktorá uplynie od okamžiku privedenia vstupného analógového napätia na vstup prevodníka, až do doby, kedy je na výstupe prevodníka k dispozícii platné výstupné údajové slovo. Môže byť ale rovnako vyjadrená počtom úplných prevodov za jednotku času alebo počtom bitov za jednotku času.

Podobne ako pri D/A prevodníku je definovaná **rozlišovacia schopnosť** – je určená počtom úrovní, na ktoré je rozdelený



Obr. 8 Prevodová charakteristika D/A prevodníka

ANALÓGOVÉ VSTUPY A VÝSTUPY – A/D, D/A prevodníky

rozsah dovoleného vstupného napätia a platí pre ňu vzťah (1). Treba si uvedomiť, že čím je väčšia rozlišovacia schopnosť, tým je nižšia rýchlosť prevodu.

Rozlišovacia schopnosť sa súčasne rovná **kvantizačnému kroku** Q . Chybu, ktorá vznikne kvantovaním, rovnako ako pri D/A prevodníkoch, nazývame **kvantizačná chyba**. Môže dosahovať maximálnu hodnotu rovnajúcu sa polovici hodnoty zmeny napätia, ktoré by vyvolalo zmenu výstupného údajového slova o jeden bit najnižšieho rádu (LSB). Maximálna chyba prevodu je teda v ideálnom prevodníku $\pm Q/2$. Na Obr. 8 je znázornená ideálna prevodová charakteristika A/D prevodníka. Zmeny prevodovej charakteristiky od ideálneho tvaru sú ďalším zdrojom chýb. Tieto chyby sú analogické chybám, o ktorých sme sa zmieňovali pri D/A prevodníkoch (chyby spôsobené napät'ovým posunom, zmenou zisku prevodníka a nelinearitou prevodníka).

Schodovitý priebeh prevodovej charakteristiky spôsobuje odchýlku od ideálneho priebehu a prejavuje sa ako **kvantizačný šum SNR (Signal-to-Noise Ratio)**. Pre sínusový signál je teoretický SNR daný vzťahom:

$$SNR = 6,02n + 1,76 \quad [\text{dB}] \quad (4)$$

kde n je počet bitov údajového slova (rozlíšenie). Vplyvom chýb prevodníka je však skutočný SNR odlišný od ideálneho, a preto pre porovnanie kvality A/D prevodníkov zavádzame **efektívny počet bitov ENOB (Effective Number Of Bits)**:

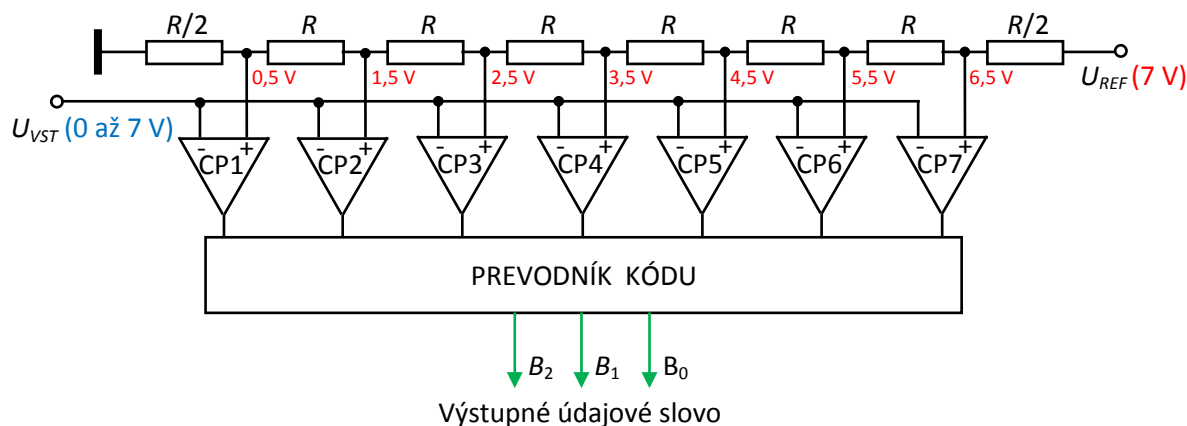
$$ENOB = \frac{SNR - 1,76}{6,02} \leq n \quad (5)$$

2.4. Typy A/D prevodníkov

A/D prevodníky môžeme deliť podľa rôznych kritérií. Podľa spôsobu činnosti delíme prevodníky na synchronne a asynchronne. V **synchronných prevodníkoch** prebieha prevod analógového napätia na výstupné údajové slovo v určitom počte krokov, ktoré sa uskutočňujú synchronne s hodinovými (taktovacími) impulzmi, v **asynchronných prevodníkoch** môže byť prevod rovnako uskutočnený v niekoľkých krokoch, avšak doba trvania týchto krokov závisí výhradne na časovej odozve čiastkových obvodov prevodníka a na ich oneskorení.

Iné rozdelenie A/D prevodníkov je podľa vstupného signálu na priame a nepriame. **Priame prevodníky** prevádzajú priamo vstupné analógové napätie na výstupné slovo, v **nepriamych prevodníkoch** sa vstupné analógové napätie najprv prevádza určitým obvodom na inú analógovú veličinu (napr. na dobu trvania impulzu) a až ďalším obvodom je táto veličina prevedená na výstupné údajové slovo.

Paralelný A/D prevodník je najrýchlejší a súčasne principiálne najjednoduchším typom priameho A/D prevodníka. Princíp prevodníka je znázornený na Obr. 9. Vstupné analógové napätie je privádzané súčasne na vstupy sústavy m napät'ových komparátorov (pre n -bitové údajové slovo je ich počet $m = 2^n - 1$). Na týchto komparátoroch sa tieto napätia porovnávajú s určitým referenčným napätím U_{REF} (pre každý komparátor rozdielnym, daným



Obr. 9 Principiálna schéma trojbitového paralelného A/D prevodníka

ANALÓGOVÉ VSTUPY A VÝSTUPY – A/D, D/A prevodníky

odporovým deličom) a výstup jednotlivých komparátorov preklápa v prípade, že $U_{VST} \geq U_{REF}$. Prevádzač kódu potom prevedie výstupy z napäťových komparátorov na výstupné údajové slovo.

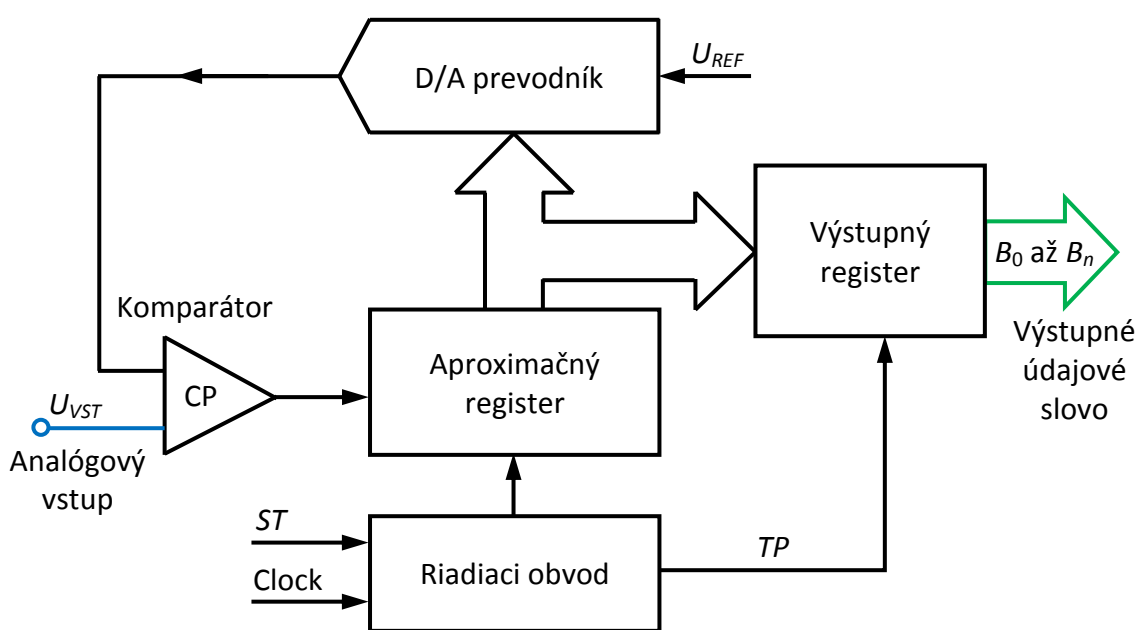
Príklad funkcie prevodníka je zrejмый z nasledujúcej pravdivostnej tabuľky 1.

Tabuľka 1

U_{REF} [V]	U_{VST} [V]	CP1	CP2	CP3	CP4	CP5	CP6	CP7	B_2	B_1	B_0
7,0	0	0	0	0	0	0	0	0	0	0	0
	0,5	1	0	0	0	0	0	0	0	0	1
	1,5	1	1	0	0	0	0	0	0	1	0
	2,5	1	1	1	0	0	0	0	0	1	1
	3,5	1	1	1	1	0	0	0	1	0	0
	4,5	1	1	1	1	1	0	0	1	0	1
	5,5	1	1	1	1	1	1	0	1	1	0
	6,5	1	1	1	1	1	1	1	1	1	1

Doba prevodu paralelného prevodníka je určená prenosovým oneskorením, resp. dobou ustálenia napäťových komparátorov a prenosovým oneskorením v prevodníku kódu. Prevodníky tohto typu sú rýchle, ale nákladné (veľký počet napäťových komparátorov).

A/D prevodník s postupnou aproximáciou realizuje prevod vstupného analógového napätia na výstupné údajové slovo postupne po krokoch, ktorých počet je rovný počtu bitov výstupného údajového slova. Bloková schéma A/D prevodníka je na Obr. 10. Tento prevodník v sebe obsahuje D/A prevodník, napäťový (výnimočne prúdový) komparátor, aproximačný register a výstupný register. Prevod sa vykonáva postupne, od najvyššieho bitu smerom k najnižším metódou pólenu intervalu. Riadiaci obvod prevodníka nastaví hodnotu testovaného bitu (testovanej napäťovej úrovne) na hodnotu 1, D/A prevodníkom je generované príslušné referenčné napätie a napäťový komparátor porovná toto napätie s vstupným napätím. Ak je vstupné napätie väčšie než referenčné, zostane v príslušnom bite údajového slova v aproximačnom registri uchovaná jednotka, v opačnom prípade sa na toto miesto dosadí nula. Prevod potom pokračuje nastavením nasledujúceho (nižšieho) bitu údajového slova na jednotku a porovnaním príslušnej napäťovej úrovne, pritom hodnoty vyšších bitov zostávajú zachované.

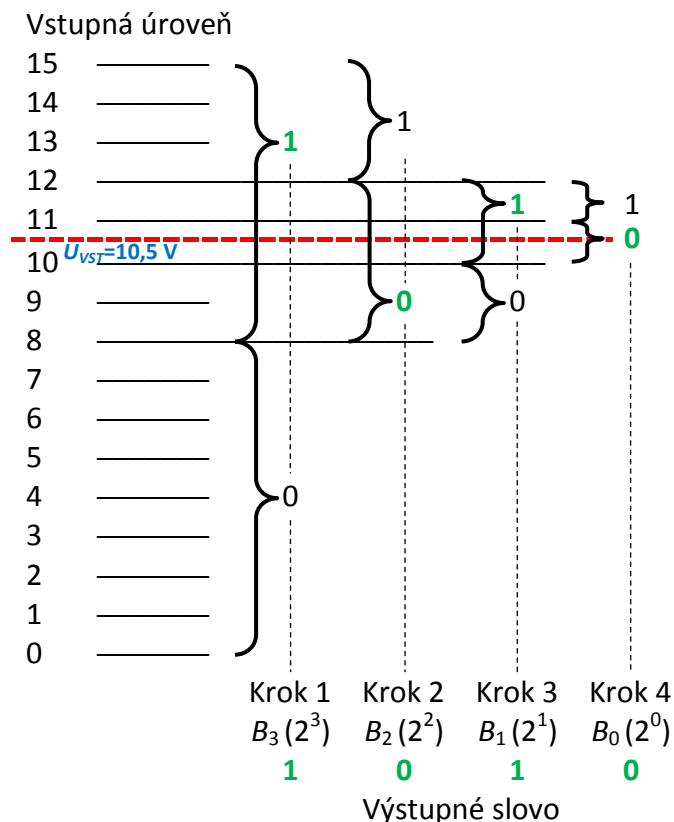


Obr. 10 A/D prevodník s postupnou aproximáciou

ANALÓGOVÉ VSTUPY A VÝSTUPY – A/D, D/A prevodníky

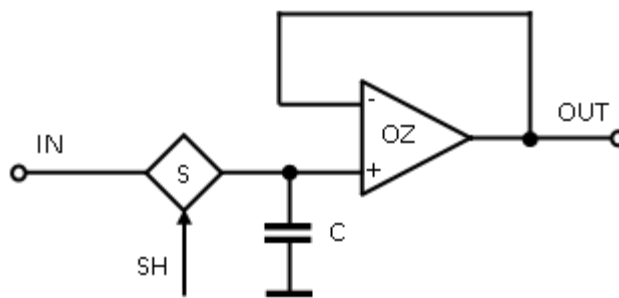
V tabuľke 2 je ukázaná činnosť štvorbitového aproximačného A/D prevodníka pri vstupnej pomernej hodnote 10,5 V. V prvom kroku komparátor vyhodnotí hodnotu vyššiu ako 1000 (8) a na mieste najvyššieho rádu nechá 1. V druhom kroku porovnáva vstup s hodnotou 1100 a do rádu 2^2 umiestni 0. V treťom kroku je porovnávaný vstup s hodnotou 1010 a v ráde 2^1 je ponechaná 1. V štvrtom kroku je porovnávaný vstup s hodnotou 1011 a v ráde 2^0 bude umiestená 0. Výsledkom je teda hodnota 1010, ktorá by sa nemala od skutočnej hodnoty líšiť viac ako $Q/2$.

Tabuľka 2



Výhody a nevýhody tohto typu prevodu sú opačné ako paralelného A/D prevodníka – jeho obvodová realizácia je relatívne jednoduchá, funkciu riadiaceho člena môže prevziať aj mikroprocesor; nevýhodou je celková doba prevodu, ktorá je priamo úmerná počtu bitov výstupného údajového slova. Po celú dobu prevodu sa vstupné napätie nesmie meniť, to zaisťuje tzv. **vzorkovací a pamäťový obvod – S/H** (z anglického Sample/Hold). Principiálna schéma najčastejšie používaného usporiadania obvodu S/H je na Obr. 11. Vstupné analógové napätie, označené v schéme IN, pri zopnutom spínači (režim Sample) nabije kondenzátor C a pred začiatkom prevodu spínač rozopne (režim Hold). Vďaka veľkému vstupnému odporu pripojeného zosilňovača (v zapojení ako napäťový sledovač, $A_u = 1$) je napätie na kondenzátore počas doby prevodu konštantné.

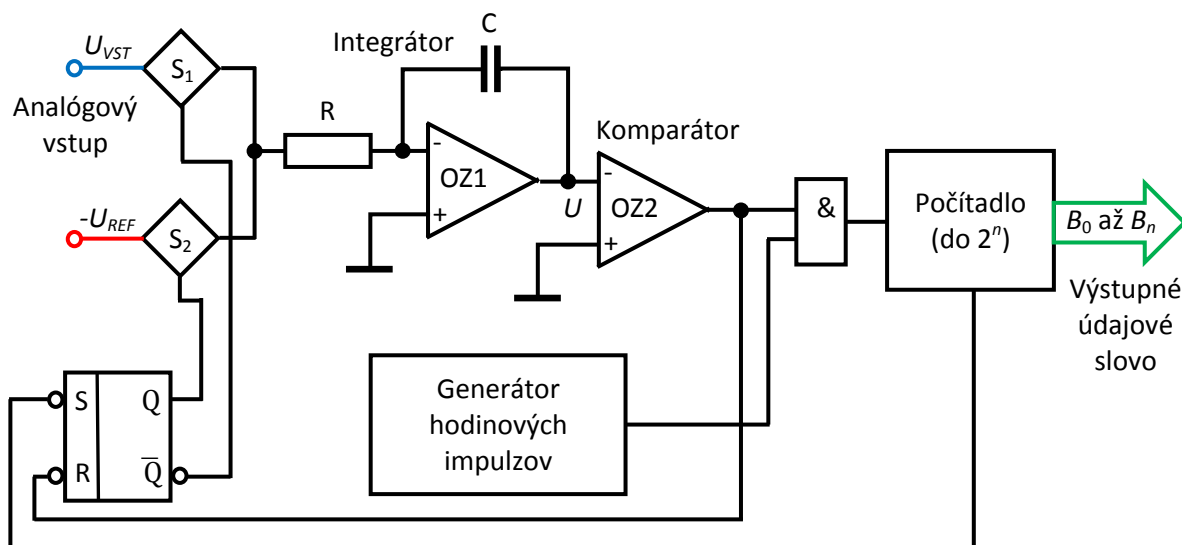
A/D prevodník s dvojitou integráciou je príkladom nepriameho prevodníka, v ktorom je vstupné analógové napätie najprv prevedené na dobu trvania určitého elektrického signálu a veľkosť vstupného napätia je určovaná podľa hodnoty slova v počítadle, ktorý je týmto napätím sprostredkovaně riadený. Schéma zapojenia tohto prevodníka je na Obr. 12.



Obr. 11 Typické usporiadanie S/H obvodu

Princíp činnosti je nasledujúci: A/D prevod sa uskutočňuje v dvoch fázach – v prvej, v dobe od počiatku prevodu do doby t_1 , konštantný interval, je zopnutý spínač S_1 a na vstup integračného obvodu je privádzané kladné vstupné analógové napätie, ktoré sa integrátorom integruje na záporné. Pretože porovnávací vstup komparátora je na nulovom napätí, je jeho výstup na hodnote log.1 a cez súčinnové hradlo sú na vstup počítadla privádzané impulzy z generátora hodinových impulzov. Po naplnení počítadla (2^n) nasledujúci hodinový impulz vyvolá pretečenie počítadla, ktoré zmení stav preklápacieho obvodu RS na výstupe a tým dôjde k prepnutiu vstupných spínačov. Zopnutým je teraz spínač S_2 a na vstup komparátora je privádzané záporné referenčné napätie $-U_{REF}$. Toto napätie je integrované počas doby medzi časmi t_1 a t_2 , pritom t_2 je čas, v ktorom je napätie na výstupe integrátora nulové, tzn. výstup

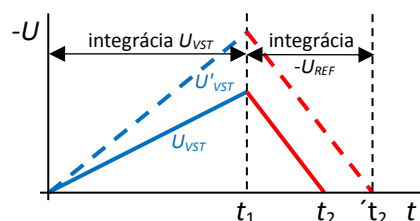
ANALÓGOVÉ VSTUPY A VÝSTUPY – A/D, D/A prevodníky



Obr. 12 Princíp A/D prevodník s dvojistou integráciou

komparátora sa zmení na log.0. Tým sa uzavrie súčinnové hradlo a počítadlo prestane počítať impulzy z generátora hodinového signálu. Je možné ukázať, že hodnota v počítadle je úmerná známej hodnote referenčného napätia a neznámej hodnote vstupného analógového napätia. Možno odvodiť, že vstupné napätie sa rovná

$$U_{VST} = U_{REF} \frac{N}{2^n}$$



Priebeh napätia na integrátore podľa obr. 12

kde n je počet bitov počítadla a N je hodnota v počítadle v dobe t_2 .

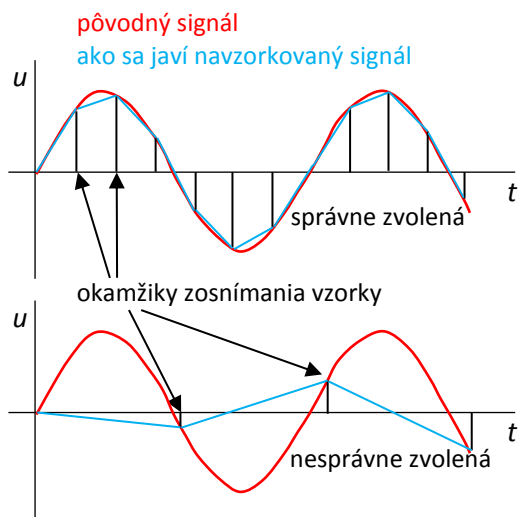
Popísaný A/D prevodník s dvojistou integráciou môžeme charakterizovať pomerne malou rýchlosťou prevodu, značnou dosiahnuteľnou presnosťou a obvodovou jednoduchosťou bez väčších nárokov na presnosť väčšiny prvkov. Zdrojom nepresností je nedokonalosť spínacích vlastností a oneskorení riadených spínačov S_1 a S_2 , nepresnosť zdroja referenčného napätia a nelinearita integračného obvodu. Presnosť neovplyvňuje skutočné prahové napätie komparátora, ani jeho oneskorenie, ktoré sa vzájomne rušia pri integrácii U_{VST} a U_{REF} .

V súčasnosti sa veľmi rozšírili **A/D prevodníky typu sigma-delta**. Jadrom tohto synchronného prevodníka je opäť integrátor a komparátor, ktorý generuje sled pulzov, ktorých stredná hodnota počtu za určitý interval zodpovedá vstupnému napätiu. Stredná hodnota sa vytvára v číslicovom filtri. Podrobnejší popis prekračuje rámec tejto témy.

Na záver sa ešte pozrime, aké sú katalógové hodnoty súčasných A/D prevodníkov. Najdôležitejšie parametre jednotlivých typov sú uvedené v Tab. 3. Významným parametrom prevodníkov je tiež vzorkovacia rýchlosť (typicky 1 až 1000 kHz), prípadne jej opačná hodnota – čas konverzie. Rozsah vstupného napätia prevodníkov býva od 0 do $+U_{REF}$ alebo $\pm U_{REF}/2$, kde U_{REF} je interné alebo externé referenčné napätie (najčastejšie 1,2 V, 2,5 V a 5 V). Napájacie napätie buď jedno (napr. +5V) alebo dve (napr. +5 V až -12 V). Dôležitým parametrom je tiež počet vstupných kanálov analógovej veličiny (typicky 1, 2, 4 a 8), ktoré sú multiplexované na jeden A/D prevodník, čo prináša hlavne cenové úspory. Výstupné rozhrania sú obdobné ako pri D/A prevodníkoch (paralelné alebo sériové).

Tabuľka 3

Typ	Rozlíšenie [bit]	Rýchlosť prevodu [Hz]
Paralelný	6 ... 10	10^7 ... $3 \cdot 10^9$
Aproximačný	8 ... 16	$3 \cdot 10^4$... $3 \cdot 10^6$
Integračný	10 ... 27	10^{-1} ... 10^3
Sigma-delta	16 ... 24	10^1 ... 10^5



Správne a nesprávne zvolená vzorkovacia rýchlosť

Poznámka k parametru *rýchlosť vzorkovania*:

V prvom prípade je rýchlosť vzorkovania zvolená primerane vysoká, aby sa zo vzoriek dal aspoň približne rekonštruovať priebeh prevádzaného signálu. Pre presnú rekonštrukciu by bolo vhodné zvoliť ešte vyššiu vzorkovaciu rýchlosť.

V druhom prípade je vzorkovacia rýchlosť príliš malá a záznam priebehu je úplne zlý. Rekonštrukciou vzoriek dostaneme úplne iný priebeh, než pôvodný.